

Čipová sada - chipset

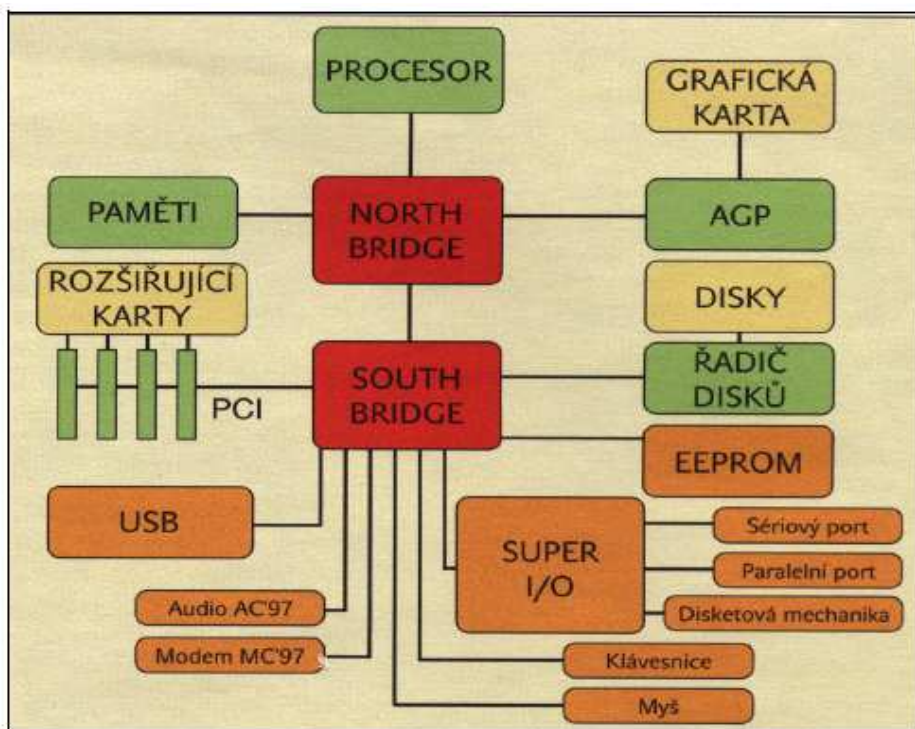
Čipová sada (chipset) je hlavní logický integrovaný obvod základní desky. Jeho úkolem je řídit komunikaci mezi procesorem a ostatními zařízeními. V obvodech čipové sady jsou integrovány **řadiče** těchto zařízení, které řídí jejich činnost pomocí řídicích signálů, jež se přenášejí po sběrnici (vodivé propojení). Obvody čipové sady řídí činnost např. operační paměti, činnost a komunikaci jednotlivých sběrnic, rozhraní, atd.

Čipová sada má v maximální míře podporovat výkon procesoru a dalších komponent počítače, proto pro každý nový procesor vzniká nová základní deska s novou čipovou sadou. V současné době převažují čipové sady, které se dělí na dva integrované obvody, tzv. severní (MCH) a jižní (ICH) most.

Od čipové sady se odvíjí také další parametry základní desky. Je určujícím faktorem, jakými technologiemi a rozhraními bude finální základní deska oplývat, ovlivňuje také stabilitu celého systému.

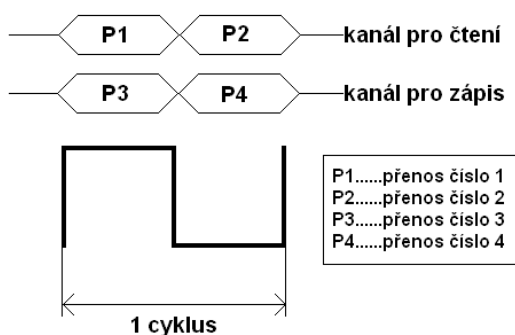
1. Čipové sady s obvody severního / jižního mostu na základní desce

Čipová sada je rozdělena do dvou samostatných čipů, které jsou oba součástí základní desky počítače:



- ✓ North Bridge (severní most) – V současné době je nazýván obvodem **MCH** (Memory Controller Hub, neboli rozbočovač řadiče paměti). Zajišťuje komunikaci mezi procesorem, operační pamětí (obsahuje řadič operační paměti), grafickou sběrnici AGP nebo PCI Express x16 a také zajišťuje spojení s jižním mostem (obvodem ICH). Některé severní mosty obsahují integrované grafické čipy. Název čipové sady bývá odvozen od názvu tohoto čipu. Sběrnice mezi procesorem a severním mostem je FSB (Front Side Bus) a je obousměrná. Šířka FSB je 64 bitů (8 bajtů). Od základní frekvence této sběrnice se odvíjí mimo jiné taktovací frekvence procesoru, operační paměti, atd.

U čipových sad této architektury pro procesory Intel nabývá základní pracovní frekvence FSB především těchto hodnot: 133, 200, 266, 333 a 400 MHz.



Ve skutečnosti dokáže FSB během 1 hodinového taktu přenést data 4x, neboť se data přenášejí jak s náběžnou, tak sestupnou hranou hodinového impulsu a navíc na místo jednoho datového kanálu používá procesor dva – jeden pro čtení a druhý pro zápis. Tato technologie se nazývá **QPB** (Quad Pumped Bus). Celková frekvence FSB je s využitím této technologie:

$$4 \times 133 \text{ MHz} = 533 \text{ MHz}$$

$$4 \times 200 \text{ MHz} = 800 \text{ MHz}$$

$$4 \times 266 \text{ MHz} = 1066 \text{ MHz}$$

$$4 \times 333 \text{ MHz} = 1333 \text{ MHz}$$

$$4 \times 400 \text{ MHz} = 1600 \text{ MHz}$$

Firma Intel zavedla pro vyjádření obecné přenosové rychlosti jednotku [GT/s] „Gigatransfers per second“, neboli „počet přenosů za 1 sekundu“.

1 transfer = přenesení dat o velikosti šířky sběrnice v bajtech.

V současnosti je max. přenosová rychlost FSB sběrnice 1,6 GT/s. Přepočteno na GB/s:

$$1,6 \text{ GT/s} \times 8 \text{ B} = 12,8 \text{ GB/s (platí souhrnně pro oba směry přenosu dat)}$$

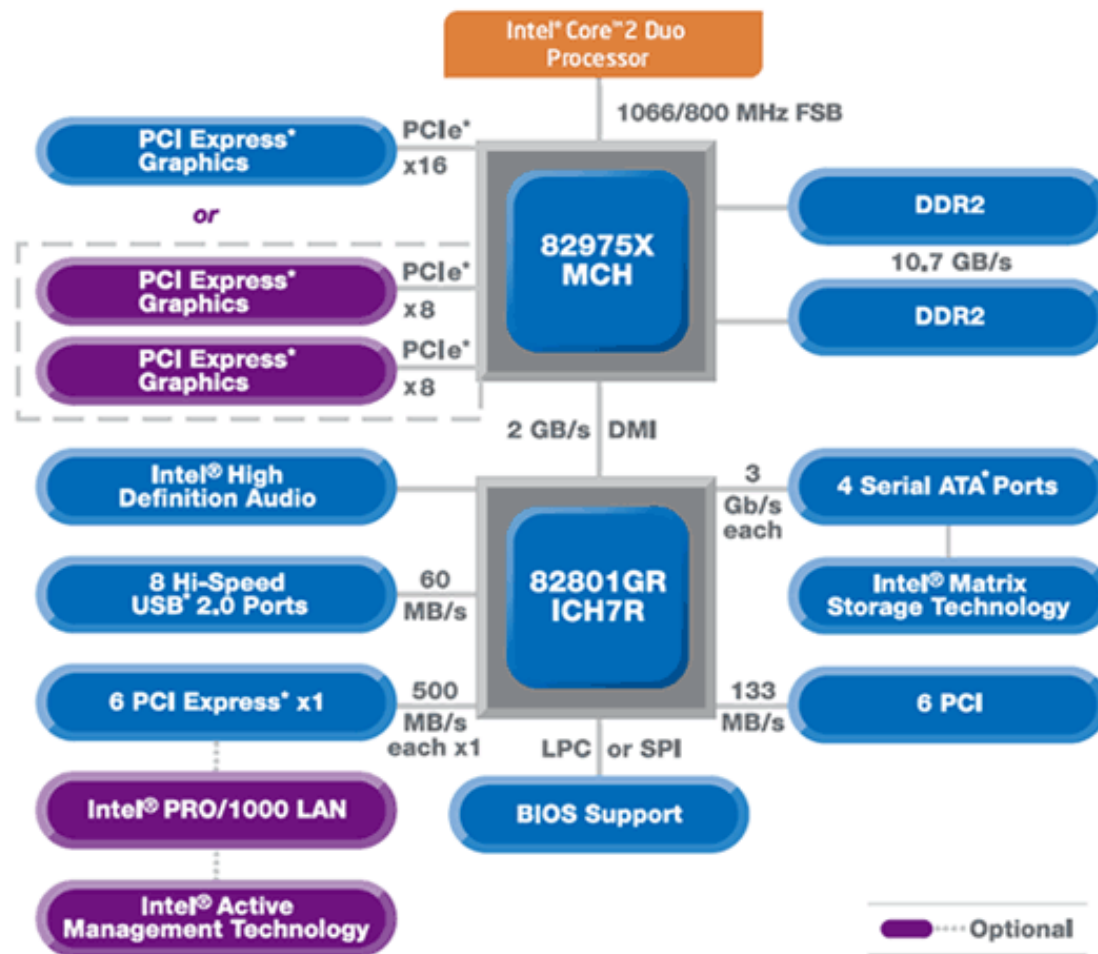
Jedná-li se o víceprocesorový systém, sdílejí procesory tuto obousměrnou sběrnici pro komunikaci se severním mostem, což může mít za následek snížení přenosové rychlosti pro jednotlivé procesory. Zároveň tyto procesory nemohou komunikovat přímo mezi sebou (nejsou pomocí FSB přímo propojeni).

- ✓ South Bridge (jižní most) – V současné době je nazýván obvodem **ICH** (Input/Output Controller Hub, neboli rozbočovač řadičů vstupů a výstupů). Je pomalejší než severní most, umožňuje připojení periferních zařízení k základní desce. Obsahuje řadiče disků (ATA, SATA, případně RAID), řadič rozhraní USB, PS/2 a řídí komunikaci na sběrnici PCI, PCI Express pro připojení rozšiřujících karet, atd. Dále je k obvodu ICH připojen zvukový adaptér, paměťový obvod obsahující BIOS, integrovaný síťový adaptér, atd. Obvod ICH není přímo propojen s procesorem, toto spojení je realizováno přes severní most.

Oba čipy jsou u této architektury propojeny speciální sběrnici **DMI** (Direct Media Interface) o datové propustnosti 2 GB/s.

Příklad čipové sady založené na technologii MCH / ICH:

INTEL 975X



Severní most: 82975X MCH (Memory Controller Hub)

Jižní most: ICH7, popřípadě ICH7R (podpora řadiče disků RAID)

Určeno pro socket LGA-775 (podpora dvoujádrových Pentium EE)

FSB: 800/1066MHz

Podpora HyperThreading technologie, Dual core, EMT64

Paměťový řadič: DDRII 667/533, duální, ECC, kapacita paměti max. 8 GB

Sběrnice: PCIe x16 (konfigurace 2x 8 nebo 1x 16), 4-6x PCIe x1, 6x PCI

Řadič disků ATA: Ultra ATA/100

Řadič disků Serial ATA: 4x SATA II (3 Gb/s)

Řadič disků RAID: RAID 0, 1, 10, 5 (pouze ICH7R)

Audio: 8 kanálový zvuk (Intel High Definition Audio)

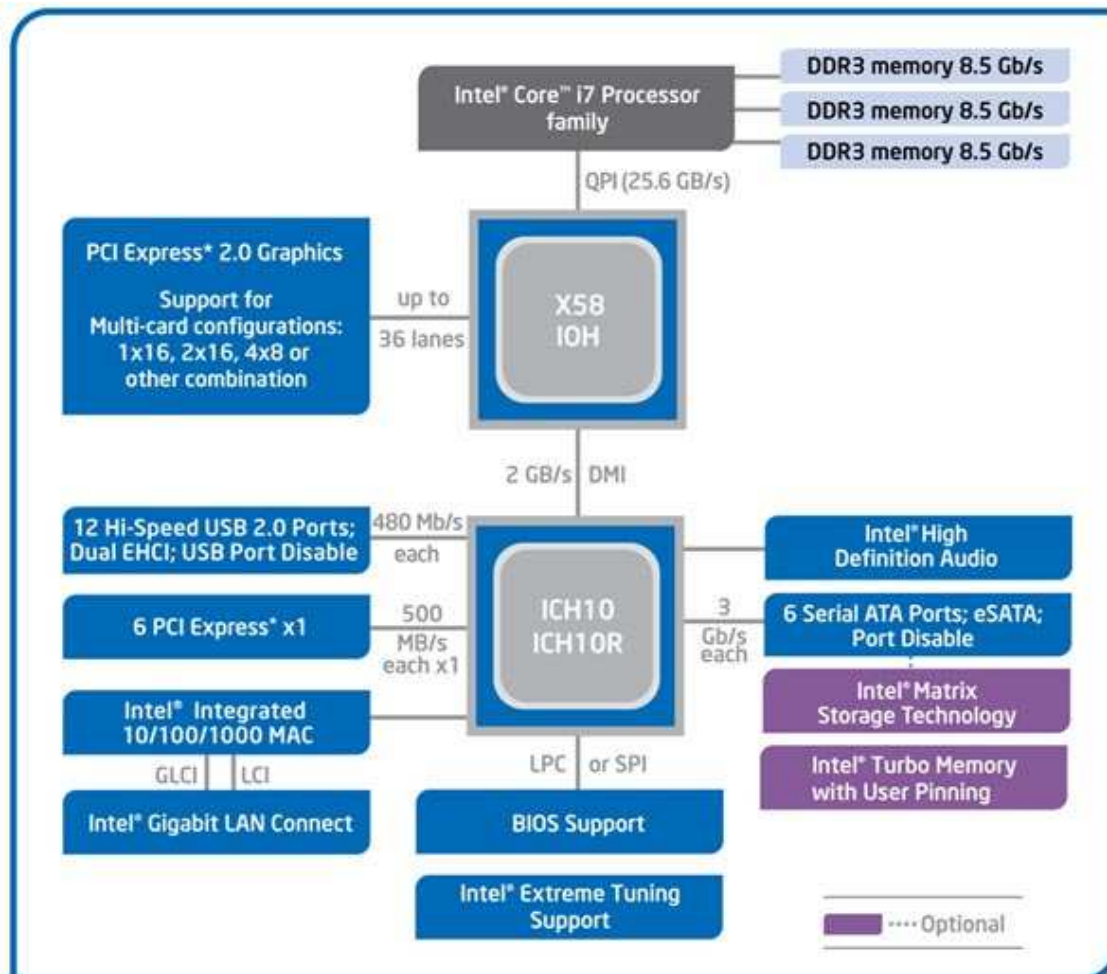
Rozhraní USB 2.0: 8 portů

Rozhraní FireWire: není podporován

2. Čipové sady s integrovaným řadičem paměti v procesoru

Pro severní most se používá nové označení **IOH** (Input/Output Hub), pro jižní most se používá klasické označení **ICH** (I/O Controller Hub). Řadič operační paměti již není integrován v severním mostu (IOH) na základní desce, ale je přímo součástí struktury procesoru. Obvod IOH tedy obsahuje PCI Express x16 2.0 řadič grafické sběrnice, který s procesorem komunikuje přes sběrnici **QPI** (náhrada procesorové sběrnice FSB).

K IOH je pomocí pomalejší sběrnice **DMI** s datovou propustností 2 GB/s připojen obvod ICH (jižní most), který obsluhuje řadiče disků (SATA, eSATA, RAID), řadič USB rozhraní, řadič sběrnice PCI Express pro rozšiřující karty, síťové adaptéry, zvukový adaptér, atd.



Výhody/nevýhody integrace paměťového řadiče uvnitř procesoru:

1. Řadič operační paměti umístěný přímo v procesoru je od výpočetní části vzdálen v řádu milimetrů, nikoliv centimetrů, jak je tomu u předchozí architektury čipové sady. Menší vzdálenost znamená menší zpoždění, možné vyšší rychlosti (vyšší taktovací kmitočty paměťové sběrnice) a větší odolnost proti chybám při přenosu dat.
2. Řadič pracuje na vyšší frekvenci. Je vyráběn stejnou technologií jako procesor. S rychlostí procesoru roste i rychlost řadiče.
3. Zlepšuje se kompatibilita s pamětí a tím i spolehlivost, protože nezávisle na použité čipové sadě na základní desce zůstává řadič paměti stejný pro daný procesor.
4. Často poměrně energeticky náročný řadič paměti je chlazen společně s procesorem.

- U víceprocesorových systémů (především servery), má každý procesor vlastní paměťový prostor (viz obrázky níže), což nebrzdí komunikaci procesorů s operační pamětí, jako je tomu v případě použití společné obousměrné procesorové sběrnice FSB u starších čipových sad.



- Nevýhodou je zvýšení tepla vyzářeného procesorem (vyšší ztrátový výkon TDP [W]).

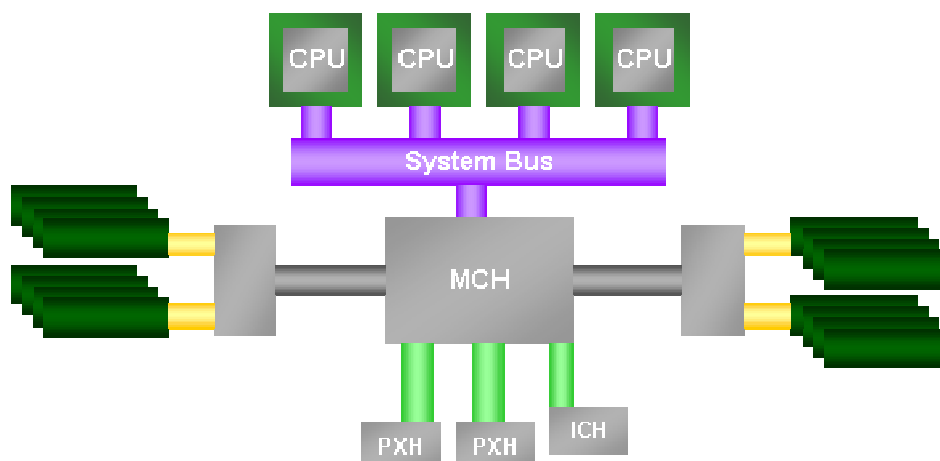
Procesorová sběrnice QPI

Procesor s čipovou sadou komunikuje pomocí rychlé sběrnice **QPI** (QuickPath Interconnect). QPI však zajišťuje nejen komunikaci procesoru s čipovou sadou (náhrada stávající sběrnice FSB), ale u víceprocesorových systémů umožňuje vzájemnou přímou komunikaci jednotlivých procesorů (např. serverové procesory Xeon).

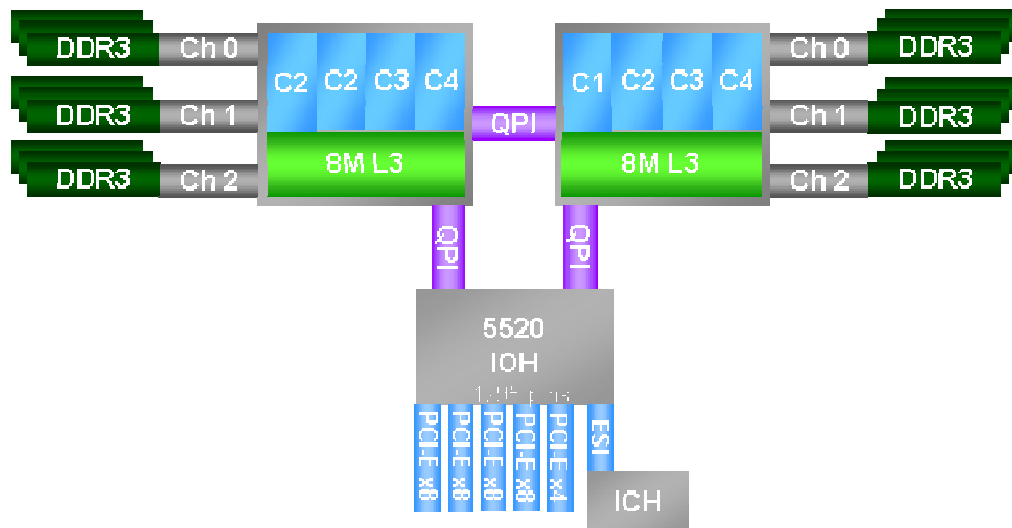
QPI sběrnice se skládá ze dvou 20 bitových spojů (full duplex), to znamená 20 bitů pro příchozí komunikaci a 20 bitů pro odchozí. Z těchto 20 bitů je jich 16 určeno pro přenos dat a 4 zbývající pro řízení provozu a detekci chyb. Datová propustnost sběrnice v jednom směru je v současnosti dle specifikací Intelu 4,8 GT/s, u rychlejších modelů (např. řešení pro servery) 6,4 GT/s.

$6,4 \text{ GT/s} * 2 \text{ B} = 12,8 \text{ GB/s}$ (přenosová rychlost v jednom směru). Celkově tedy 25,6 GB/s pro jeden QPI spoj.

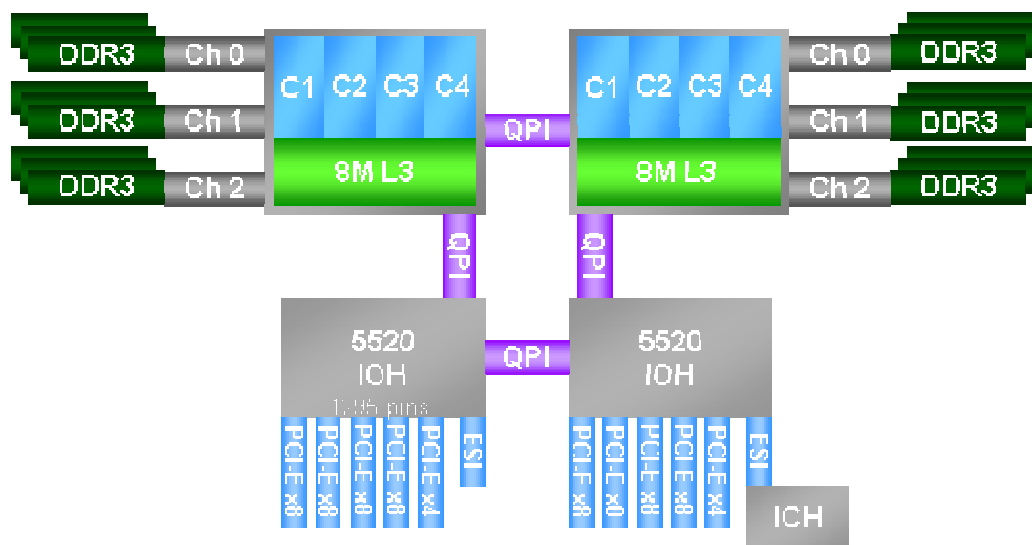
Nejrychlejší verze sběrnice FSB, pracující na frekvenci 1600 MHz, má teoreticky také 12,8 GB/s, jenže v obou směrech dohromady. Po této sběrnici se navíc přenášejí data jak z/do operační paměti, tak k periferiím. U víceprocesorových systémů navíc jednotlivé procesory sdílí sběrnici FSB při vzájemné komunikaci:



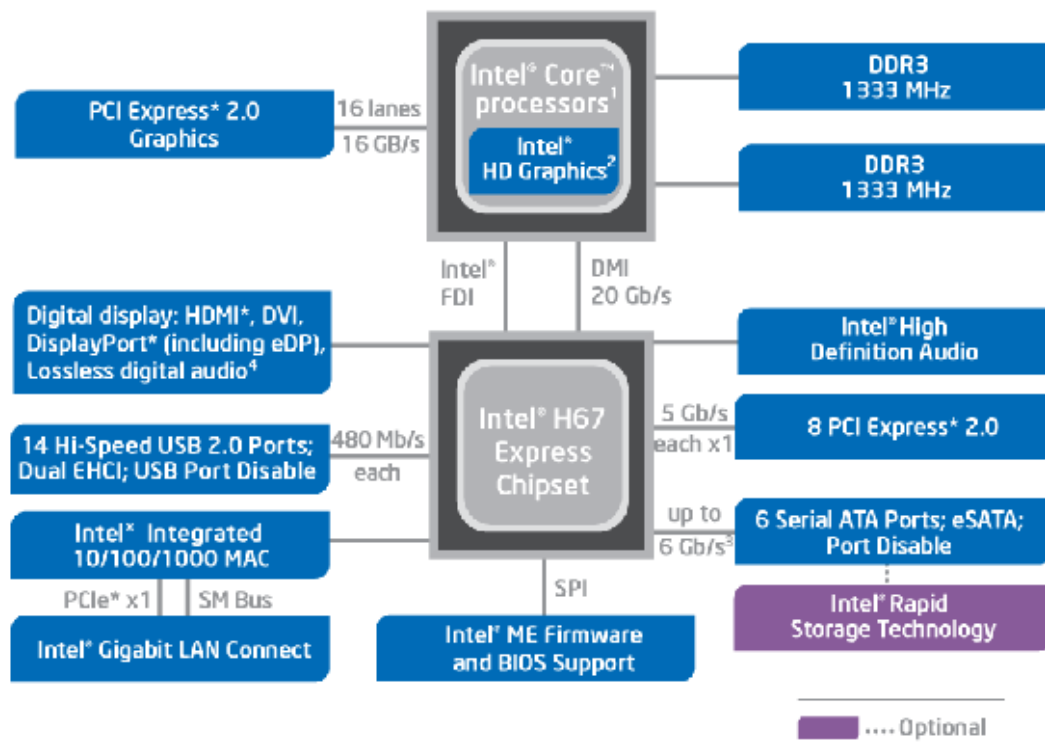
U QPI sběrnice je celková kapacita (propustnost) sběrnice k dispozici pouze pro periferie – operační paměti jsou řízeny řadičem integrovaným v procesoru, nezatěžují tedy spoj QPI. Navíc, spoj QPI je jeden z prvků stavebnice a tak může návrhář použít jeden, ale také více těchto spojů pro vzájemnou přímou komunikaci procesorů a komunikaci s čipovou sadou (obvod IOH). Na obrázku je patrné propojení jednotlivých částí u dvouprocesorového systému:



Jelikož i obvod IOH obsahuje dvě QPI rozhraní, může buďto komunikovat se dvěma procesory současně, nebo na základní desce mohou být osazeny dva obvody IOH, jenž spolu komunikují prostřednictvím jednoho z QPI spojů. Každý ze dvou IOH pak komunikuje s jedním procesorem (a tyto dva procesory zase spolu skrze QPI). Taková konfigurace se hodí především do výkonných pracovních stanic, zejména takových, které je z důvodu požadavku na vysoký výkon v grafických aplikacích potřeba osadit větším množstvím grafických karet.



Jsou-li na základní desce osazeny 2 obvody IOH, jižní most (ICH) se připojuje pouze k jednomu z nich. Připojuje se pomocí ESI (Enterprise Southbridge Interface), což je v podstatě jen DMI sběrnice přes PCI Express x4.



V současné době se vývojáři čipových sad a procesorů snaží o plnou integraci obvodů severního mostu přímo do struktury procesoru (obvody procesoru a severního mostu jsou součástí jednoho polovodičového čipu), včetně integrace grafického procesoru (GPU).